



semiconductor read only memory

Patent number: GB2259405
Publication date: 1993-03-10
Inventor: CHOI JUNG-DAI; LEE HYONG-GON; CHO SUNG-HEE
Applicant: SAMSUNG ELECTRONICS CO LTD (KR)
Classification:
International: H01L27/112
European: H01L27/112
Application number: GB19920016801 19920807
Priority number(s): KR19910015427 19910904

Also published as:

 F R2680908 (A1)
 DE 4226421 (A1)

Abstract of GB2259405

A mask read only memory (mask ROM) in a semiconductor memory device has parallel diffusion regions 23 of a given conductivity type extending in a first direction and separated from one another by isolation regions 21. Parallel word lines extend in a second direction perpendicular to the first direction. Bit lines 31, 33 extend in the first direction over the word lines 25 and respective isolation regions 21 between diffusion regions 23, and contact word lines 25 through respective contact regions 27, 29. Each of the bit lines 31, 33 does not overlie the diffusion regions 23 adjacent the isolation region 21 that it does overlie. Thus, since the bit line 33 is separated from the diffusion regions 23 by a given interval, more efficient programming in a program region 35 can be attained, and turn around time (TAT) can be greatly reduced.

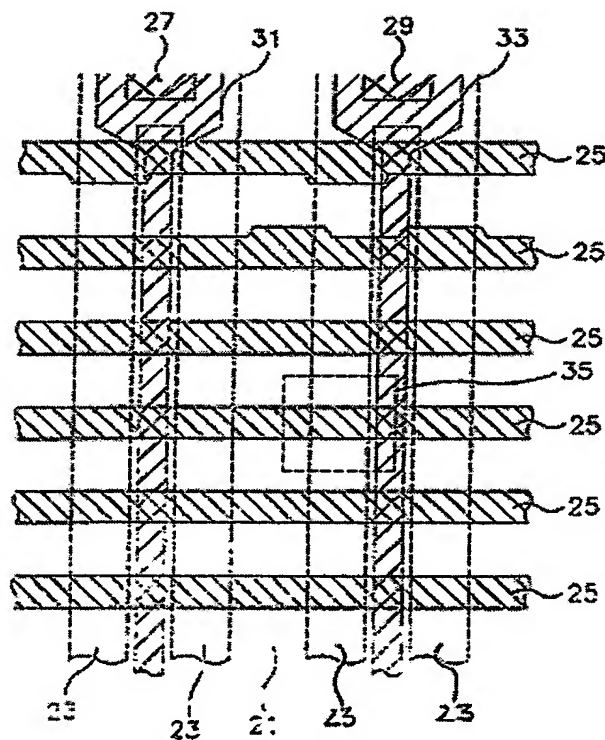


FIG. 2

Data supplied from the *esp@cenet* database - Worldwide



①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑫ Offenlegungsschrift
⑩ DE 42 26 421 A 1

⑤1 Int. Cl.⁵:
H01L 27/112
G 11 C 17/10

⑳ Aktenzeichen: P 42 26 421.9
㉔ Anmeldetag: 10. 8. 92
㉕ Offenlegungstag: 18. 3. 93

DE 42 26 421 A 1

③0 Unionspriorität: ③2 ③3 ③1
04.09.91 KR 15427/91

⑦1 Anmelder:
Samsung Electronics Co., Ltd., Suwon, KR

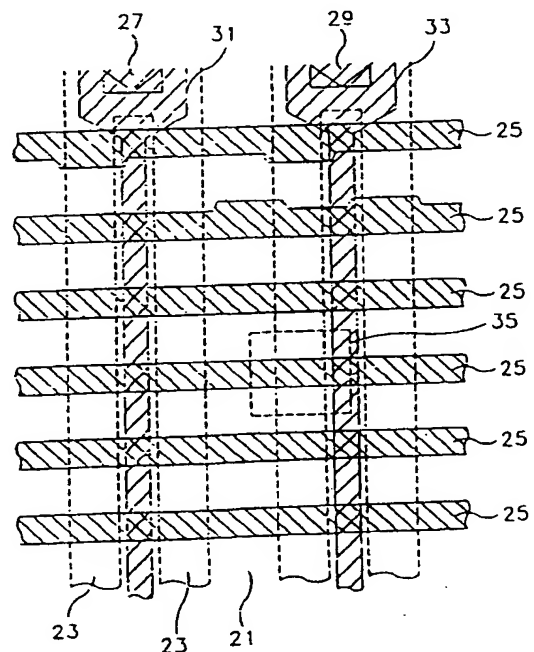
⑦4 Vertreter:
Grünecker, A., Dipl.-Ing.; Kinkeldey, H., Dipl.-Ing.
Dr.-Ing.; Stockmair, W., Dipl.-Ing. Dr.-Ing. Ae.E. Cal
Tech; Schumann, K., Dipl.-Phys. Dr.rer.nat.; Jakob,
P., Dipl.-Ing.; Bezold, G., Dipl.-Chem. Dr.rer.nat.;
Meister, W., Dipl.-Ing.; Hilgers, H., Dipl.-Ing.;
Meyer-Plath, H., Dipl.-Ing. Dr.-Ing.; Ehnold, A.,
Dipl.-Ing.; Schuster, T., Dipl.-Phys.; Goldbach, K.,
Dipl.-Ing. Dr.-Ing.; Aufenanger, M., Dipl.-Ing.;
Klitzsch, G., Dipl.-Ing., Pat.-Anwälte, 8000 München

⑦2 Erfinder:
Cho, Sung-Hee; Choi, Jung-Dal; Lee, Hyong-Gon,
Suwon, KR

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤4 Masken-Nur-Lesespeicher

⑤7 Ein Masken-Nur-Lesespeicher (Masken-ROM) einer Halb-
leiterspeichereinrichtung weist einen Diffusionsbereich mit
einem gegebenen Leitfähigkeitstyp auf, der sich in einer
ersten Richtung erstreckt und von einem weiteren Diffu-
sionsbereich durch einen Isolationsbereich getrennt ist. Eine
Wort-Leitung erstreckt sich in einer zweiten Richtung senk-
recht zur ersten Richtung und ist parallel zu einer weiteren
Wortleitung angeordnet. Eine Bit-Leitung erstreckt sich in
der ersten Richtung innerhalb eines Bereichs, der über eine
Anordnung der Wort-Leitungen gebildet ist und dem Isola-
tionsbereich zwischen den Diffusionsbereichen entspricht.
Die Bit-Leitung ist mit der Wort-Leitung durch einen gege-
benen Kontaktbereich in Verbindung. Da die Bit-Leitung vom
Diffusionsbereich durch ein gegebenes Intervall getrennt ist,
kann folglich die Verweilzeit (Turn Around Time, TAT)
erheblich reduziert werden.



DE 42 26 421 A 1

Beschreibung

Die Erfindung betrifft eine Halbleiterspeichereinrichtung und insbesondere einen Masken-Nur-Lesespeicher (Masken-ROM).

Im allgemeinen wird zur Reduzierung einer Verweilzeit (Turn Around Time, TAT) eines Masken-ROM ein Verfahren zur Programmierung von Daten nach dem Metallätzen dargestellt.

Fig. 2 zeigt einen Entwurf eines bekannten NAND-Masken-ROM, in dem eine Vielzahl von MOS-Transistoren in Reihe geschaltet sind. Ein Diffusionsbereich 3 ist von einem weiteren Diffusionsbereich durch einen Isolationsbereich 1 getrennt, der aus einem Feldoxid gebildet ist. Die Diffusionsbereiche sind parallel zueinander in einer ersten Richtung angeordnet. Der Isolationsbereich 1 erstreckt sich in der ersten Richtung. Eine Wort-Leitung 5 aus einer Polysiliciumschicht erstreckt sich in einer zweiten Richtung, die unter einem rechten Winkel zur ersten Richtung angeordnet ist, und ist parallel zu anderen Wort-Leitungen angeordnet. Bit-Leitungen 11 und 13 aus einer Metallschicht erstrecken sich in der ersten Richtung über den Isolationsbereich 1 und den zu diesem benachbarten Diffusionsbereich 3 und kontaktieren die Wort-Leitung 5 durch erste und zweite Kontaktbereiche 7 und 9. Die Wort-Leitung 5 und der zu dieser benachbarte Diffusionsbereich 3 bilden einen Programmierbereich 15, in den Verunreinigungen implantiert werden, wenn gegebene Daten in das Masken-ROM einprogrammiert werden.

Werden in diesem Fall Daten vor Bildung der die Wort-Leitung bildenden Polysiliciumschicht einprogrammiert oder nachdem ein n-Typ (oder p-Typ) Diffusionsbereich mit hoher Konzentration gebildet ist, können die erwünschten Daten programmiert werden. In dem Fall allerdings, in dem Daten nach Bilden der Bit-Leitung durch Strukturierung einer Metallschicht durch ein fotolithographisches Verfahren programmiert werden, können die Verunreinigungen einen mit der Bit-Leitung und dem Diffusionsbereich überlappten Bereich nicht passieren. Daher können die erwünschten Daten nicht in dem Programmierbereich programmiert werden.

Der Erfindung liegt daher die Aufgabe zugrunde, einen Masken-ROM bereitzustellen, bei dem auch nach Bildung einer Bit-Leitung Daten einprogrammierbar sind.

Entsprechend eines Aspekts der vorliegenden Erfindung ist eine Bit-Leitung nur auf einem Isolationsbereich zwischen Diffusionsbereichen gebildet.

Zum besseren Verständnis der Erfindung wird im folgenden eine vorteilhafte Ausführungsform anhand der in der Zeichnung beigefügten Figuren näher erläutert und beschrieben.

Es zeigen:

Fig. 1 eine schematische Ansicht eines Entwurfs eines Beispiels eines erfindungsgemäßen Masken-ROM, und

Fig. 2 eine schematische Ansicht eines Entwurfs eines bekannten Masken-ROM.

Gemäß Fig. 1 erstreckt sich ein Diffusionsbereich 23 in einer ersten Richtung parallel zu einem weiteren Diffusionsbereich 23 und von diesem durch einen Isolationsbereich 21 gebildet durch ein Feldoxid getrennt. Der Isolationsbereich 21 erstreckt sich in der ersten Richtung. Eine Wort-Leitung 25 aus einer Polysiliciumschicht erstreckt sich in einer zweiten Richtung, die unter einem rechten Winkel zu ersten Richtung angeordnet ist, und ist parallel zu weiteren Wort-Leitungen an-

geordnet. Bit-Leitungen 31 und 33 aus einer Metallschicht erstrecken sich in der ersten Richtung innerhalb eines Bereichs entsprechend zum Isolationsbereich 21 und oberhalb der Anordnung der Wort-Leitung. Die Bit-Leitungen stehen mit den Wort-Leitungen 25 durch erste und zweite Kontaktbereiche 27 und 29 in Verbindung.

Die Wort-Leitung 25 und der zu dieser benachbarte Diffusionsbereich 23 bilden einen Programmierbereich 35, in dem Verunreinigungen bei Einprogrammieren von Daten in das Masken-ROM implantiert werden. Da die Bit-Leitung von dem Diffusionsbereich durch ein vorgegebenes Intervall getrennt ist, sind weiterhin Verunreinigungen zur Programmierung der Daten in den Boden der Wort-Leitung implantierbar.

Wie vorstehend beschrieben, können in einem Masken-ROM erwünschte Daten leicht in einem Programmierbereich programmiert werden, in dem eine Bit-Leitung oberhalb eines oberen Abschnitts eines Isolationsbereichs ohne Überlappung mit einem Diffusionsbereich gebildet ist.

Daher kann eine TAT einer Speicheranordnung erheblich reduziert werden. Da weiterhin ein Intervall zwischen den Bit-Leitungen vergrößert ist, kann die Kapazität zwischen den Bit-Leitungen reduziert werden.

Während eine bevorzugte Ausführungsform der Erfindung dargestellt und beschrieben wurde, ist es für einen Fachmann ersichtlich, daß weitere Veränderungen in Form und Details ohne Verlassen des Schutzbereichs der Erfindung möglich sind.

Patentanspruch

Masken-Nur-Lesespeicher, gekennzeichnet durch:

einen Diffusionsbereich (23) eines ersten Leitfähigkeitstyps, der sich in einer ersten Richtung erstreckt und von einem weiteren Diffusionsbereich (23) durch einen Isolationsbereich (21) getrennt ist; eine sich in einer zweiten Richtung senkrecht zur ersten Richtung erstreckende Wort-Leitung (25), die parallel zu einer beabstandeten, weiteren Wort-Leitung (25) angeordnet ist; und eine sich in der ersten Richtung innerhalb eines Bereichs entsprechend zum Isolationsbereich (21) erstreckende Bit-Leitung (31, 33), die mit der Wort-Leitung (25) durch einen gegebenen Kontaktbereich (27, 29) in Kontakt steht, wobei dieser Bereich oberhalb einer Anordnung der Wort-Leitung (25) angeordnet ist.

Hierzu 2 Seite(n) Zeichnungen

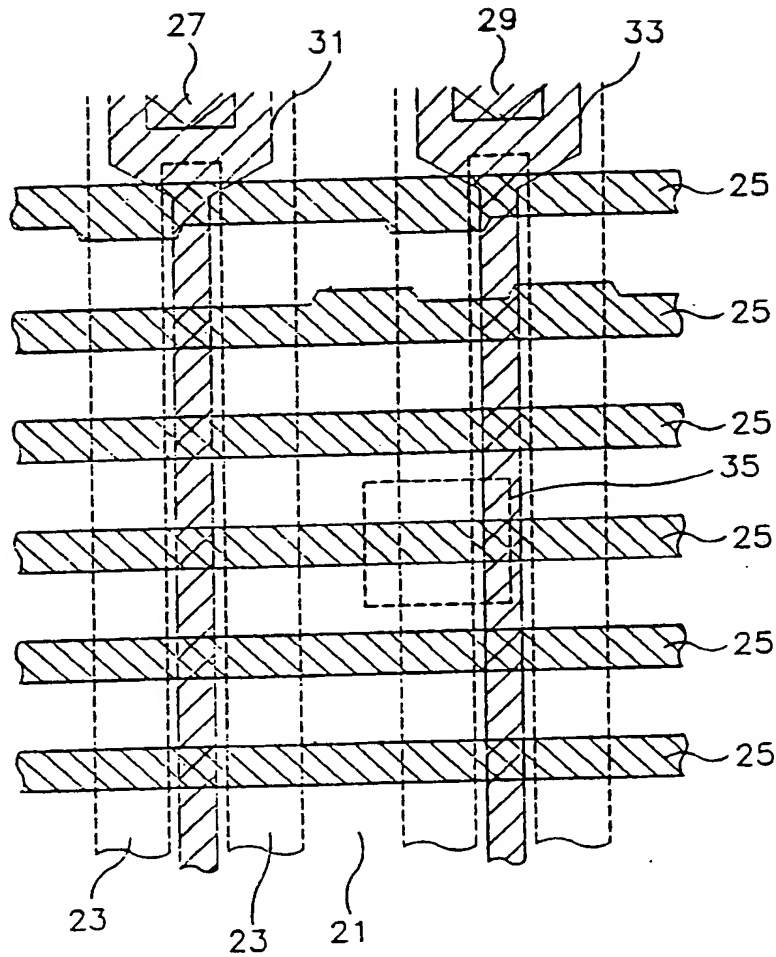


FIG. 1

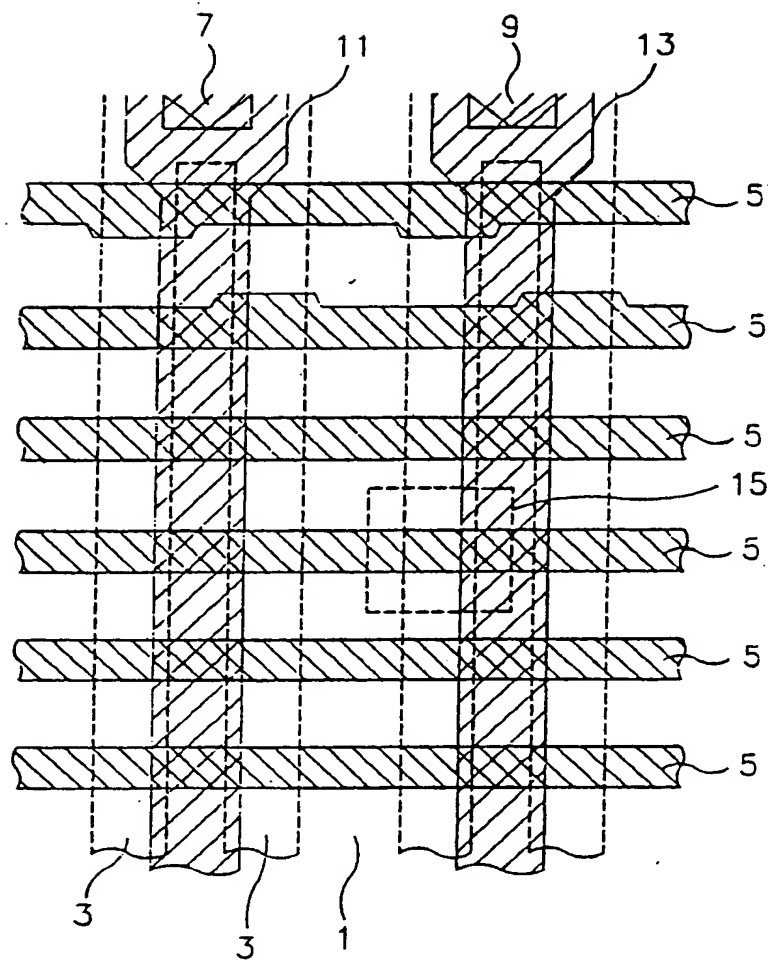


FIG. 2